

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-184696

(43)Date of publication of application : 30.06.2000

(51)Int.Cl.

H02M 3/155

(21)Application number : 10-357934

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 16.12.1998

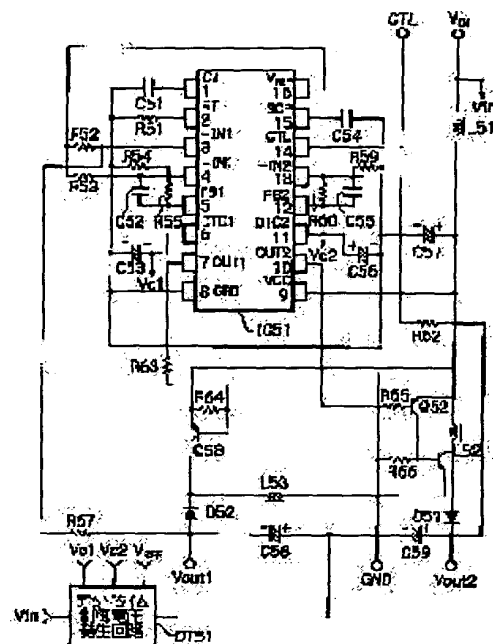
(72)Inventor : OZAKI HIROYUKI

(54) SWITCHING REGULATOR WITH VARIABLE DEAD TIME AND ITS OPERATION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a switching regulator for constantly ensuring an appropriate output margin even if a DC input voltage fluctuates by accurately changing dead time in linking with an input voltage.

SOLUTION: A switching regulator is provided with a semiconductor switch element Q52 for switching a DC input voltage V_{in} . A dead time control voltage generation circuit DT51 gives a dead time control voltage V_{c2} that gives a specific change for a DC input voltage V_{in} to an integrated circuit IC51. The integrated circuit IC51 changes dead time being set between the adjacent ON time of the semiconductor switch element Q52 to a preset value for a DC input voltage V_{in} by the dead time control voltage V_{c2} .



LEGAL STATUS

[Date of request for examination]

10.01.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-184696

(P 2000-184696 A)

(43) 公開日 平成12年6月30日 (2000. 6. 30)

(51) Int. Cl.⁷

識別記号

F I

テ-マ-ド (参考)

H 0 2 M 3/155

H 0 2 M 3/155

F 5H730

H

審査請求 未請求 請求項の数 7

OL

(全 9 頁)

(21) 出願番号 特願平10-357934

(22) 出願日 平成10年12月16日 (1998. 12. 16)

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 尾▲崎▼ 裕之

東京都台東区池之端1丁目2番18号 住友金

属工業株式会社電子部品事業部内

(74) 代理人 100089705

弁理士 社本 一夫 (外5名)

F タ-ム (参考) 5H730 BB13 DD02 EE61 FD11 FF02

FG05 FV02 FV07 XX04 XX05

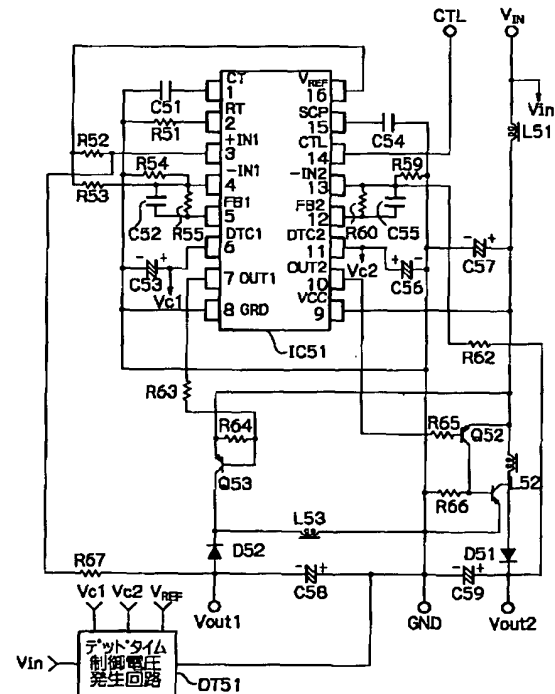
XX09 XX15

(54) 【発明の名称】 デッドタイムを可変としたスイッチング・レギュレータ及びその動作方法

(57) 【要約】

【課題】 デッドタイムを直流入力電圧に連動して予め設定された値にに変化させること。

【解決手段】 スwitching・レギュレータは、直流入力電圧 V_{in} をスitchingする半導体スイッチ素子 Q_{52} を有する。デッドタイム制御電圧発生回路 $DT51$ は、直流入力電圧 V_{in} に対して所定の変化をするデッドタイム制御電圧 V_{c2} を集積回路 $IC51$ に与える。集積回路 $IC51$ は半導体スイッチ素子 Q_{52} の隣り合うオン時間の間に設定されるデッドタイムをデッドタイム制御電圧 V_{c2} により、直流入力電圧 V_{in} に対して予め設定された値に変化させる。



【特許請求の範囲】

【請求項 1】 直流入力電圧をスイッチングして所望の出力電圧を出力するスイッチング・レギュレータであって、

前記直流入力電圧に対してデッドタイムを予め設定された値に変化させるデッドタイム制御電圧を発生するデッドタイム制御電圧発生回路を具備することを特徴とするスイッチング・レギュレータ。

【請求項 2】 前記デッドタイム制御電圧発生回路が、前記直流入力電圧に対して 1 つの変極点を有する曲線又は直線に沿って変化するデッドタイム制御電圧を出力することを特徴とする、請求項 1 記載のスイッチング・レギュレータ。

【請求項 3】 前記デッドタイム制御電圧発生回路が、前記直流入力電圧に対して少なくとも 2 つの変極点を有する曲線又は直線に沿って変化するデッドタイム制御電圧を出力することを特徴とする、請求項 1 記載のスイッチング・レギュレータ。

【請求項 4】 前記デッドタイム制御電圧発生回路が、前記直流入力電圧に対して直線的に変化するデッドタイム制御電圧を出力することを特徴とする、請求項 1 記載のスイッチング・レギュレータ。

【請求項 5】 最大出力電力を入力電圧の大きさに応じて制限することを特徴とする請求項 1～4 のいずれか 1 つに記載のスイッチング・レギュレータ。

【請求項 6】 直流入力電圧をスイッチングして所望の出力電圧を出力するスイッチング・レギュレータを動作させる方法であって、

前記直流入力電圧に対して予め設定された値に変化するデッドタイム制御電圧を発生し、もって、デッドタイムの長さを前記直流入力電圧に連動して変化させることを特徴とするスイッチング・レギュレータの動作方法。

【請求項 7】 最大出力電力を入力電圧の大きさに応じて制限することを特徴とする請求項 5 記載の動作方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体スイッチ素子をオン、オフ駆動する一連のパルス間に設定されるデッドタイムを入力電圧に応じて任意に制御することができるようにしたスイッチング・レギュレータに関する。

【0002】

【従来の技術】スイッチング・レギュレータは例えば定電圧電源回路として用いられ、こうしたスイッチング・レギュレータでは、何らかの原因で負荷が短絡された場合など、負荷に流れる電流が一定値を越えたとき、出力電圧を低下させる過電流保護回路が組み込まれることは周知である（特開平 4-138058 号公報参照）。

【0003】一方、デッドタイム設定機能を有する PWM 制御方式のスイッチング・レギュレータにおいて、デ

ッドタイムが所定の一定時間以下にならないように、或る一定の制限値を設定して半導体スイッチ素子のオン時間を制限することにより、負荷短絡時でも半導体スイッチ素子に所定の時間以上にわたって電流が流れないようにして素子の破損を防止すると共に、タイマーラッチ機構によって一定時間の経過後にスイッチング動作を停止させ、過電流に対する保護を行うことが知られている。

【0004】一般に、PWM 制御方式のスイッチング・レギュレータから負荷へ供給し得る最大電力、即ち最大供給可能電力は直流入力電圧に依存する（通常は正比例する）ので、広い範囲の直流入力電圧に対応する場合には、スイッチング・レギュレータの最大供給可能電力は直流入力電圧が低い場合と高い場合とで数倍以上も変化することになる。したがって、スイッチング・レギュレータの各部の部品の選定に当たっては、こうした直流入力電圧の変化を考慮して最大供給可能電力時で設計しなければならないため、部品の大型化、コストアップが避けられない。一方、負荷側から見た場合、スイッチング・レギュレータの電力供給能力が直流入力電圧により大きく変動するのは好ましいことではない。

【0005】図 9 は、従来のスイッチング・レギュレータの直流入力電圧 V_{in} と最大供給可能電力 P_{max} との関係を示すグラフである。前述のとおり、直流入力電圧 V_{in} が値 V_{in1} のとき、最大供給可能電力 P_{max} は $P1$ であるとする、直流入力電圧 V_{in} が値 V_{in2} のときには、 V_{in1} から V_{in2} への変化に比例して、最大供給可能電力 P_{max} は $P2$ となる。ここで留意すべきは、従来は、デッドタイムの長さは最悪の条件を想定して、スイッチング素子のオン時間が最長になるとき、即ち、直流入力電圧 V_{in} が最も低いとき（したがって、最大供給可能電力が小さいとき）に対応して一定値に設定されていることである。

【0006】ところで、スイッチング・レギュレータの損失電力は入力電圧に対してほぼ一定であると言い得るから、スイッチング・レギュレータの最大供給可能電力は実質的に最大入力電力に依存すると言ってよい。そして、入力電力が大きいときは直流入力電圧 V_{in} が高いときである。しかるに、デッドタイムは、上記のとおり、スイッチング素子のオン時間が最長になるとき、即ち、直流入力電圧 V_{in} が最も低いときに対応して一定値に設定されるため、直流入力電圧 V_{in} が高いときに、実際にスイッチング素子がオンになっている時間とデッドタイムとの差はかなり大きい。この差はスイッチング・レギュレータの出力の余裕であり、こうした余裕は、使用する側から見れば、一般的には大きいほど好ましいと言えるのであるが、電源回路の設計という観点からは、こうした出力の余裕を必要最小限に抑えることが、スイッチング・レギュレータの各素子の小型化、低コスト化、高信頼性をもたらすことになる。

【0007】

【発明が解決しようとする課題】この発明は、こうした従来のスイッチング・レギュレータが持つ課題に鑑みて成されたもので、入力電圧に連動して高精度にデッドタイムの長さを変えることにより、直流入力電圧が変動しても常に適正な出力の余裕を確保することができるスイッチング・レギュレータを提供することを目的とする。

【0008】

【課題を解決するための手段】上記の目的を達成するために、この出願の請求項1記載の発明は、直流入力電圧をスイッチングして所望の出力電圧を出力するスイッチング・レギュレータであって、前記直流入力電圧に対してデッドタイムを予め設定された値に変化させるデッドタイム制御電圧を発生するデッドタイム制御電圧発生回路を具備することを特徴とするスイッチング・レギュレータ、を提供する。

【0009】前記デッドタイム制御電圧発生回路は、前記直流入力電圧に対して1つの変極点を有する曲線又は直線に沿って変化するデッドタイム制御電圧を出力するものであっても、前記直流入力電圧に対して少なくとも2つの変極点を有する曲線又は直線に沿って変化するデッドタイム制御電圧を出力するものであっても、前記直流入力電圧に対して直線的に変化するデッドタイム制御電圧を出力するものであってもよい。

【0010】更に、この出願の請求項6発明は、直流入力電圧をスイッチングして所望の出力電圧を出力するスイッチング・レギュレータを動作させる方法であって、前記直流入力電圧に対して予め設定された値に変化するデッドタイム制御電圧を発生し、もって、デッドタイムの長さを前記直流入力電圧に連動して変化させることを特徴とするスイッチング・レギュレータの動作方法を提供する。

【0011】これらの発明において、最大出力電力は入力電圧の大きさに応じて制限される。

【0012】

【作用】デッドタイム制御電圧は、直流入力電圧に対して予め設定された値に変化する。これにより、スイッチング・レギュレータの最大供給可能電力が直流入力電圧に応じて常に適正に保持される。

【0013】

【発明の実施の形態】以下、図1～図8を参照しながら、この発明に係るスイッチング・レギュレータの実施の形態を詳細に説明する。なお、これらの図1～図8において、同じ又は同様の構成要素及び信号には、同一の参照符号を付すことにする。

【0014】図1は、この発明に係るスイッチング・レギュレータの1つの実施の形態の構成を概略的に示す図であり、図2は、図1における集積回路IC51の回路構成を示している。図1及び図2において、スイッチング・レギュレータは、直流入力電圧 V_{IN} を受け取って任意の値の直流出力電圧 V_{out1} 、 V_{out2} を出力す

る2出力型のDC-DCコンバータである。このDC-DCコンバータの構成は周知であるので、その説明はここでは省略する。図示のとおり、2つの直流出力電圧 V_{out1} 、 V_{out2} を与える各回路構成の基本原理が同一であるため、以下、直流出力電圧 V_{out2} を提供する回路構成について説明する。

【0015】直流出力電圧 V_{out2} は直列接続された抵抗 $R59$ 、 $R62$ から成る分圧回路によって分圧されて集積回路IC51の端子13、したがって図2の端子「13」に与えられる。図2に示すように、この端子「13」に与えられた電圧と集積回路IC51内部の基準電圧（1.23ボルト）との差の電圧に相当する電圧が、誤差増幅器 $Error\ Amp2$ で増幅されて誤差電圧 V_{e2} として出力され、比較器 $PWM\ Comp2$ の1つの非反転入力端子に加えられる。比較器 $PWM\ Comp2$ の他の非反転入力端子には、直流入力電圧 V_{IN} と同一の直流入力電圧 V_{in} を受け取るデッドタイム制御電圧発生回路DT51（後に詳述する）からのデッドタイム制御電圧 V_{c2} が端子「11」を介して加えられる。このデッドタイム制御電圧 V_{c2} は、後述するように、直流入力電圧 V_{in} に応じて予め設定された値に変化する。比較器 $PWM\ Comp2$ の反転入力端子には、三角波発振器 SWG からの三角波電圧 V_t が加えられる。

【0016】比較器 $PWM\ Comp2$ は、誤差電圧 V_{e2} とデッドタイム制御電圧 V_{c2} と三角波電圧 V_t とを相互に比較し、誤差電圧 V_{e2} が大きくなった場合であっても、デッドタイム制御電圧 V_{c2} に対応する長さのデッドタイムが確保されたパルス電圧 V_{p2} を出力する。このパルス電圧 V_{p2} は端子「10」から出力され、抵抗 $R65$ を経てスイッチ素子 $Q52$ に与えられる。

【0017】通常の動作では、比較器 $PWM\ Comp2$ はフィードバックループにより誤差電圧 V_{e2} がゼロになるように、スイッチ素子 $Q52$ のオン時間の長さ、即ち時比率が制御されたパルス電圧 V_{p2} を出力することで、直流出力電圧 V_{out2} を一定に保持する。

【0018】直流出力電圧 V_{out1} を提供する回路構成においては、デッドタイム制御電圧発生回路DT51から同じく発生される、デッドタイム制御電圧 V_{c2} とおおむね同一の特性を有するデッドタイム制御電圧 V_{c1} が使用されている。

【0019】この発明の特徴は、デッドタイム制御電圧 V_{c1} 、 V_{c2} の大きさを、したがってデッドタイム長を直流入力電圧 V_{in} の変化に連動して適正に（例えば、比例して、反比例して、一定に）変化させる点にある。以下、デッドタイム制御電圧 V_{c2} を直流入力電圧 V_{in} の変化に連動して変化させるデッドタイム制御電圧発生回路の若干の例を説明する。

【0020】図3の（A）は、デッドタイム制御電圧発

生回路DT51の構成の一例を概略的に示す図である。デッドタイム制御電圧発生回路DT51は演算増幅器7を備え、その反転入力端子には、スイッチング・レギュレータへの直流入力電圧 V_{in} を抵抗 $R1$ と抵抗 $R2$ とからなる分圧回路で分圧した電圧 V_i が印加され、非反転入力端子には、所定の値の基準電圧 V_{REF} を抵抗 $R3$ と抵抗 $R4$ とからなる分圧回路で分圧した電圧 V_r が印加される。演算増幅器7の出力端子は、抵抗 $R5$ と容量 $C3$ との直列回路及び抵抗 $R6$ を介して反転入力端子に接続される。演算増幅器7の出力は、ダイオードD1及び抵抗 $R7$ を介してデッドタイム制御電圧 V_{c1} として比較器PWM Comp1の非反転入力端子に与えられる共に、ダイオードD2及び抵抗 $R8$ を介してデッドタイム制御電圧 V_{c2} として比較器PWM Comp2の非反転入力端子に与えられる。

【0021】演算増幅器7の動作点及び利得を抵抗 $R1 \sim R6$ の値で適切に設定して、デッドタイム制御電圧発生回路DT51の直流入力電圧 V_{in} に対するデッドタイム制御電圧 V_{c1} 、 V_{c2} の変化を例えば図3の

(B)のように設定することにより、最大供給可能電力 P_{max} を、直流入力電圧 V_{in} の変化に対して図4の(A)に示すように変化させることができる。なお、「デッドタイム制御電圧 V_c 」という語は、デッドタイム制御電圧 V_{c1} とデッドタイム制御電圧 V_{c2} の両方を指すものとする。

【0022】図3の(B)に示す直流入力電圧 V_{in} —デッドタイム制御電圧 V_c 特性にしたがって行われるデッドタイム制御電圧発生回路DT51の動作は、次のとおりである。直流入力電圧 V_{in} を抵抗 $R1$ 、 $R2$ によって分圧した電圧 V_i の方が基準電圧 V_{REF} を抵抗 $R3$ 、 $R4$ により分圧した電圧 V_r よりも小さい期間

(イ)においては、演算増幅器7は一定の大きさの電圧を出力し、デッドタイム制御電圧 V_c の大きさ、したがって、デッドタイムの長さは一定である。このため、期間(イ)においては、スイッチング・レギュレータの最大供給可能電力 P_{max} は直流入力電圧 V_{in} に実質的に正比例する。更に直流入力電圧 V_{in} が増大し、演算増幅器7の反転入力端子へ入力される電圧 V_i が非反転入力端子に加えられる電圧 V_r を上回った後の期間

(ロ)では、デッドタイム制御電圧 V_{c2} は直線的に減少するので、デッドタイム制御電圧発生回路DT51は、直流入力電圧 V_{in} の増大と共にデッドタイムを直線的に且つ徐々に広くするデッドタイム制御電圧 V_c を出力する。したがって、直流入力電圧 V_{in} の増大に伴って、最大供給可能電力 P_{max} は直線的に且つ緩やかに減少する。

【0023】このように図3の(A)に示すデッドタイム制御電圧発生回路DT51は、演算増幅器7の動作点及び利得を抵抗 $R1 \sim R6$ の値を適切に選択することにより、 $V_{in} - P_{max}$ 特性における変極点Xの位置、

換言すれば、電圧 V_i が電圧 V_r を越える時点での直流入力電圧 V_{in} の値を任意に設定することができるのに加えて、期間(ロ)における最大供給可能電力 P_{max} を、図4の(A)に示すように直線的で緩やかに減少させるばかりでなく、任意の正の又はゼロの勾配の直線に沿って変化させることも可能である。その若干の例として、図4の(B)は一定値保持(曲線a)、直線的で緩やかな増加(曲線b)及び直線的で急激な減少(曲線c)を示す。デッドタイム制御電圧発生回路DT51は、期間(ロ)において、直流入力電圧 V_{in} の増加と共に最大供給可能電力 P_{max} が特性a、b又はcに沿って変化するように、デッドタイム制御電圧 V_c の大きさを、したがってデッドタイムの長さを変化させる。もちろん、変極点Xを小さい値の直流入力電圧 V_{in} に対応する位置に設定し、デッドタイム制御電圧発生回路DT51を期間(ロ)のみで動作させることも可能である。

【0024】図5は、デッドタイム制御電圧発生回路DT51の構成の他の例を概略的に示す図である。同図において、直流入力電圧 V_{in} は入力抵抗 $R9$ を介して第1の演算増幅器8の反転入力端子に印加され、第1の演算増幅器8の出力は抵抗 $R12$ を介して第2の演算増幅器9の反転入力端子に、抵抗 $R16$ を介して第3の演算増幅器10の反転入力端子にそれぞれ加えられる。更に、第2の演算増幅器9の出力端子は可変抵抗 $R15$ を介して、また、第3の演算増幅器10の出力端子は可変抵抗 $R19$ を介して、それぞれ第4の演算増幅器11の反転入力端子に接続されると共に、第1の演算増幅器8の出力端子も可変抵抗 $R20$ を介して第4の演算増幅器11の反転入力端子に接続される。

【0025】第1～第4の演算増幅器8～11の非反転入力端子はそれぞれ抵抗 $R10$ 、 $R13$ 、 $R17$ 、 $R22$ を介して接地され、また、第1～第4の演算増幅器8～11の反転入力端子と出力端子との間はそれぞれ帰還抵抗 $R11$ 、 $R14$ 、 $R18$ 、 $R21$ を介して接続される。

【0026】第4の演算増幅器11の出力は抵抗 $R23$ を介して、増幅度が-1倍の反転増幅器である第5の演算増幅器12の反転入力端子に接続され、第5の演算増幅器12の非反転入力端子には基準電圧 V_{REF} を抵抗 $R24$ 、 $R25$ で分圧した一定電圧が印加される。演算増幅器12の出力端子と反転入力端子との間は抵抗 $R26$ によって接続される。第5の演算増幅器12の出力電圧は、抵抗 $R7$ とダイオードD1を介してデッドタイム制御電圧 V_{c1} として、また、抵抗 $R8$ とダイオードD2を介してデッドタイム制御電圧 V_{c2} として、それぞれ図2の端子「6」、「11」に加えられる。

【0027】図5のデッドタイム制御電圧発生回路DT51は、抵抗 $R9 \sim R22$ の値を適切に選定することにより、図6の(A)に示すような、2つの変極点X1、

X2を有する直流入力電圧 V_{in} -デッドタイム制御電圧 V_c 特性を示す。抵抗 $R_9 \sim R_{26}$ の値の例を挙げると、抵抗 R_9 、 R_{20} 、 R_{12} 、 R_{14} 、 R_{16} 、 R_{18} 及び R_{21} の抵抗値は10キロオームであり、抵抗 R_{10} 、 R_{13} 、 R_{17} 及び R_{22} の抵抗値は5.1キロオームであり、抵抗 $R_{23} \sim R_{26}$ の抵抗値は10キロオームである。変極点 X_1 、 X_2 に対応する直流入力電圧をそれぞれ V_{x1} 、 V_{x2} とすると、この直流入力電圧 V_{in} -デッドタイム制御電圧 V_c 特性においては、デッドタイム制御電圧 V_{c1} 、 V_{c2} は、直流入力電圧 V_{in} が電圧 V_{x1} よりも小さい範囲では、第1の勾配で減少し、直流入力電圧 V_{in} が電圧 V_{x1} と電圧 V_{x2} との間にあるときには第1の勾配よりも小さい第2の勾配で減少し、電圧 V_{x2} を越える範囲では第3の勾配で増加する。

【0028】いま、それぞれの抵抗を指示する記号がその抵抗値をも表すとすると、直流入力電圧 V_{in} が変極点 X_1 に対応する値 V_{x1} に至るまでの期間における直線の傾きは、 $R_{21} (1/R_{20})$ で、直流入力電圧 V_{in} が変極点 X_1 に対応する値 V_{x1} から次の変極点 X_2 に対応する値 V_{x2} に至るまでの期間における直線の傾きは、 $R_{21} (1/R_{20} - 1/R_{15})$ で、直流入力電圧 V_{in} が変極点 X_2 に対応する値 V_{x2} よりも大きい期間における直線の傾きは、 $R_{21} (1/R_{20} - 1/R_{15} - 1/R_{19})$ でそれぞれ設定される。

【0029】デッドタイム制御電圧発生回路DT51の直流入力電圧 V_{in} -デッドタイム制御電圧 V_c 特性は、図6の(A)に限られるものではなく、図6の

(B)に示すように、直流入力電圧 V_{in} が電圧 V_{x1} よりも小さい範囲では減少し、電圧 V_{x1} と電圧 V_{x2} との間にあるときに一定の大きさであり、電圧 V_{x2} を越えると増加するデッドタイム制御電圧を提供するものでもよいし、図6の(C)に示すように、直流入力電圧*

$$V_o = \{ (R_{32} + R_{33}) / R_{33} \} \cdot V_b \\ = (1 + R_{32} / R_{33}) \cdot A \cdot \ln (I_{ref} / I_c)$$

で表される。

【0032】ここで、 $I_c = I_i = V_{in} / R_{31}$ であ※

$$V_o = (1 + R_{32} / R_{33}) \cdot A \cdot \ln (I_{ref} \cdot R_{31} / V_{in}) \\ \dots \dots (1)$$

と書き直すことができる。この式(1)は、出力電圧 V_o が $(1/V_{in})$ の対数で表されることを示している。図8の(B)は直流入力電圧 V_{in} に対する演算増幅器13の出力電圧 V_o の変化を示している。したがって、対数特性が必要な場合には、-1倍の増幅度を有する反転増幅器である演算増幅器12に出力電圧 V_o を印加することによって出力電圧 V_o を反転させ、図8の

(A)に示す特性のデッドタイム制御電圧 V_c を得ることが必要である。デッドタイム制御電圧 V_c が図8の(A)に示すように対数関数的に減少する結果、スイッチング・レギュレータの最大供給可能電力 P_{max} は、

* V_{in} が電圧 V_{x1} よりも小さい範囲では一定の大きさであり、電圧 V_{x1} と電圧 V_{x2} との間の範囲では第1の勾配で増加し、電圧 V_{x2} を越えると第1の勾配よりも大きい第2の勾配で増加するデッドタイム制御電圧を提供するものでもよい。更に、変極点の数は図6の

(A)～(C)の例においては2個であるが、第1の演算増幅器8と第4の演算増幅器11との間に並列に接続される演算増幅器の数を増すことにより、変極点の数を増すことができる。

10 【0030】図7は、デッドタイム制御電圧発生回路DT51の構成の更に別の例を概略的に示す図である。同図のデッドタイム制御電圧発生回路DT51は対数増幅器を利用したもので、直流入力電圧 V_{in} に対して図8の(A)に示すような、対数関数的に減少するデッドタイム制御電圧 V_c (V_{c1} 及び V_{c2})を出力する。図7において、直流入力電圧 V_{in} は入力抵抗 R_{31} を介して演算増幅器13の反転入力端子に印加される。入力抵抗 R_{31} に流れる電流 I_i は第1のトランジスタ即ち対数変換トランジスタ Q_{31} のコレクタ電流 I_c に等しい。一方、第2のトランジスタ Q_{32} のコレクタには基準電流 I_{ref} が供給され、演算増幅器14の帰還作用によって常に動作点は一定に保たれる。したがって、第2のトランジスタ Q_{32} のベース電圧を V_b 、第1のトランジスタのベース・エミッタ間電圧を V_{be1} 、第2のトランジスタのベース・エミッタ間電圧を V_{be2} とすると、

【数1】 $V_b = -V_{be1} + V_{be2} = A \cdot \ln (I_{ref} / I_c)$ が成り立つ。

30 【0031】第2のトランジスタのベース電圧 V_b は、演算増幅器13の出力電圧 V_o を抵抗 R_{32} 、 R_{33} で分圧した値に等しいから、出力電圧 V_o は

【数2】

※るから、上式は

【数3】

40 直流入力電圧 V_{in} に対して図8の(C)に示すように、直流入力電圧 V_{in} の増加と共に漸減し、直流入力電圧 V_{in} がある値を越えると漸増するように変化する。

【0033】上記の式(1)において、 k をボルツマン係数、 T を絶対温度、 q を格子定数の逆数とすると、 A は kT/q に等しく、300°Kにおいて26mVである。デッドタイム制御電圧発生回路DT51は1°Cあたり約 $1/300 \approx 0.3\%$ の温度依存性があるので、これを補正するために、 R_{33} に+0.3%/°Cの温度係数を有する感温抵抗体を使用するのがよい。そこ

で、 $(1 + R32/R33) = 16.7$ とすると、出力電圧 V_o は更に

【数4】

$$V_o = 16.7 \times 0.026 \times \ln(I_{ref}/I_c)$$

$$= \log_{10}(I_{ref}/I_c)$$

$$= \log_{10}(I_{ref} \cdot R31/V_i)$$

と書き直すことができる。

【0034】

【発明の効果】以上、この発明に係るスイッチング・レギュレータの実施の形態を詳述したところから理解され
るとおり、この発明は、デッドタイム制御電圧を直流入
力電圧に対して任意に設定することができるので、スイ
ッチング・レギュレータが負荷に供給することができる
最大供給可能電力の余裕度を直流入力電圧の変化に対
して適切に設定することができ、安全で信頼性の高いスイ
ッチング・レギュレータを提供することができるという
格別の効果を奏することができる。

【図面の簡単な説明】

【図1】この発明に係るスイッチング・レギュレータの
1つの実施の形態の構成を概略的に示すブロック図であ
る。

【図2】図1の集積回路IC51の回路構成を示す図で
ある。

【図3】(A)は、図1のデッドタイム制御電圧発生回
路の構成の一例を示す図であり、(B)は、その直流入
力電圧 V_{in} —デッドタイム制御電圧 V_c 特性を示す図
である。

【図4】(A)は、図3の(B)に示す V_{in} — V_c 特

性による直流入力電圧 V_{in} —最大供給可能電力 P_{max}
特性を示す図であり、(B)は、他の V_{in} — P_{max}
特性の例を示す図である。

【図5】図1のデッドタイム制御電圧発生回路の他の構
成例を示す図である。

【図6】(A)、(B)及び(C)はそれぞれ、図5の
デッドタイム制御電圧発生回路の直流入力電圧 V_{in} —
デッドタイム制御電圧 V_c 特性を示す図である。

【図7】図1のデッドタイム制御電圧発生回路の更に別
の構成例を示す図である。

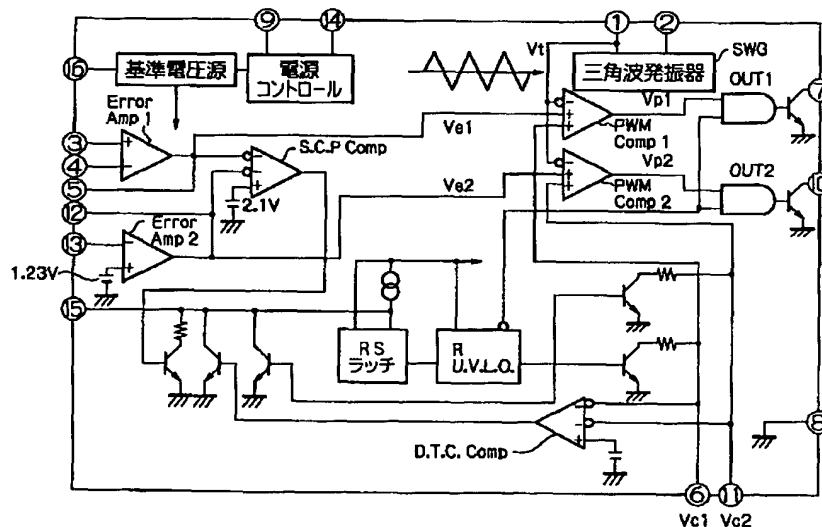
【図8】(A)は、図7のデッドタイム制御電圧発生回
路の直流入力電圧 V_{in} —デッドタイム制御電圧 V_c 特
性を示す図であり、(B)は、図7の演算増幅器13の
出力電圧 V_o —直流入力電圧 V_{in} 特性を示す図であ
り、(C)は、スイッチング・レギュレータの直流入力
電圧 V_{in} —最大供給可能電力 P_{max} 特性を示す図で
ある。

【図9】従来のスイッチング・レギュレータの直流入力
電圧—最大供給可能電力特性を示す図である。

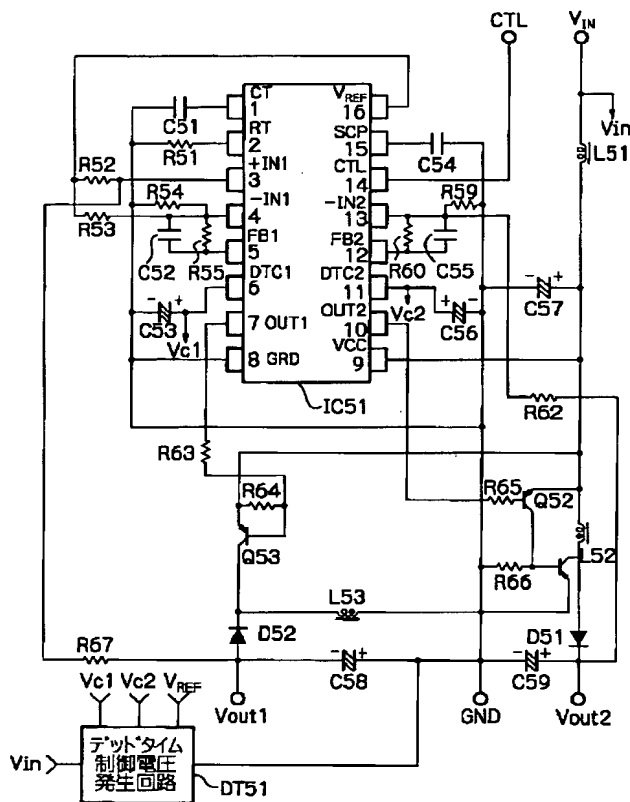
【符号の説明】

DT51：デッドタイム制御電圧発生回路、 IC51
1：集積回路、Error Amp1、Error A
mp2：誤差増幅器、SWG：三角波発振器、PWM
Comp1、PWM Comp2：比較器、 V_{in} 、 V_i
 V_{in} ：直流入力電圧、 V_{out1} 、 V_{out2} ：直流出
力電圧、 V_{c1} 、 V_{c2} ：デッドタイム制御電圧、 V_t
：三角波電圧、 V_{e1} 、 V_{e2} ：誤差電圧、

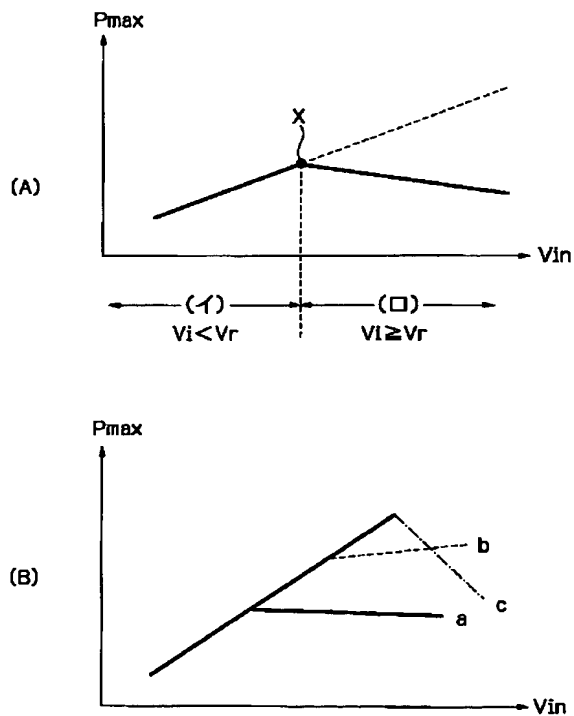
【図2】



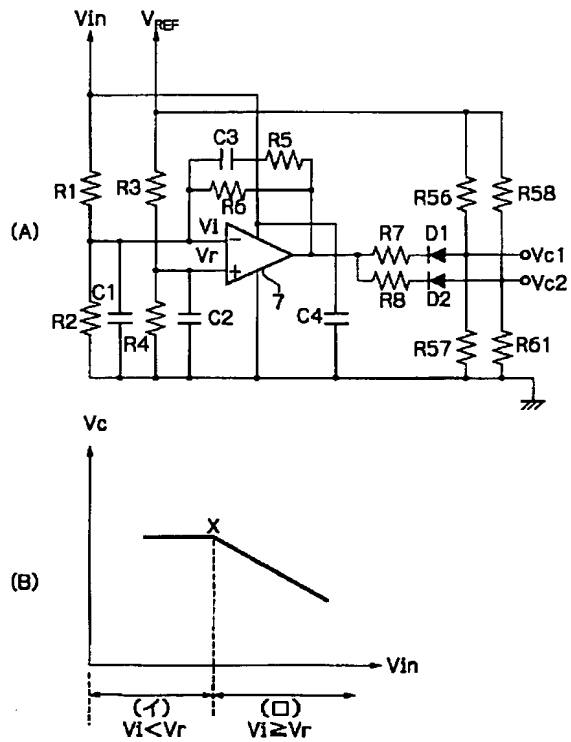
【図 1】



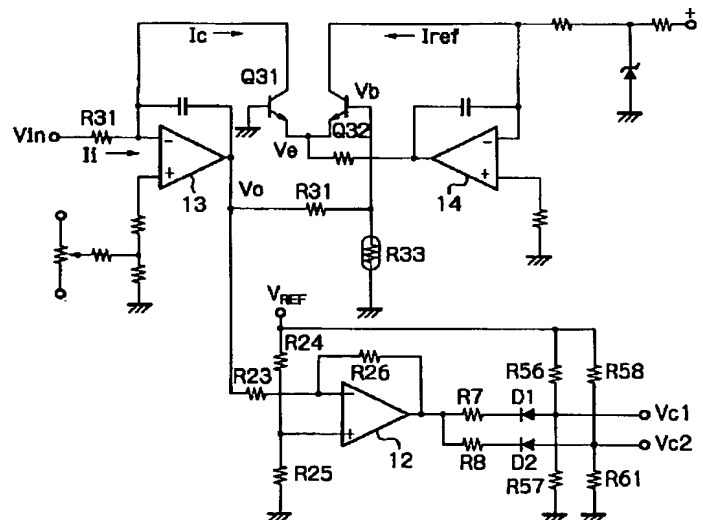
【図 4】



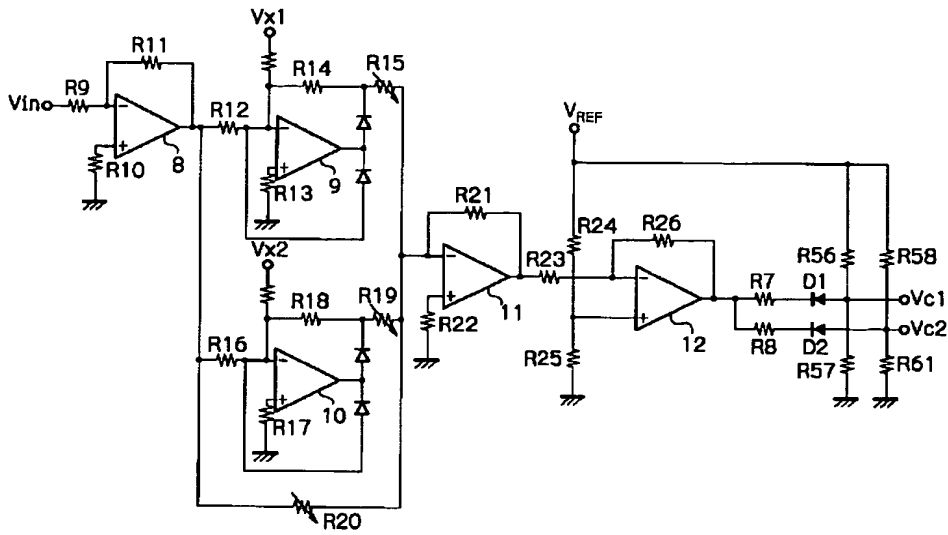
【図 3】



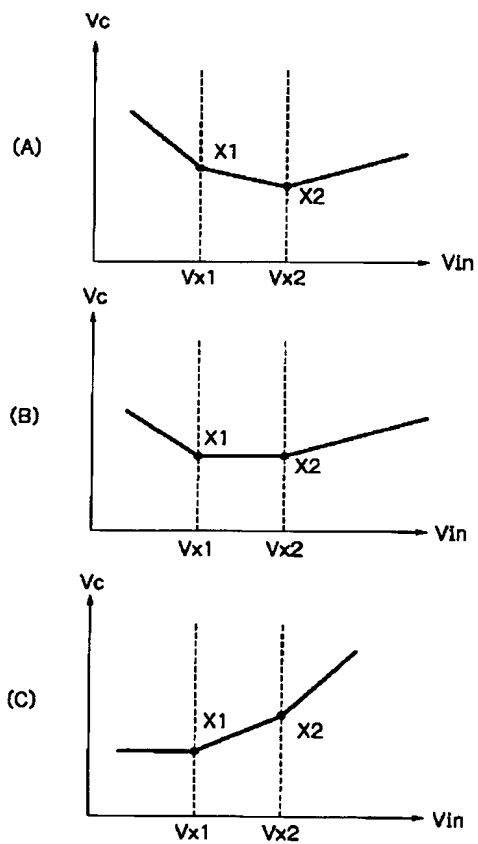
【図 7】



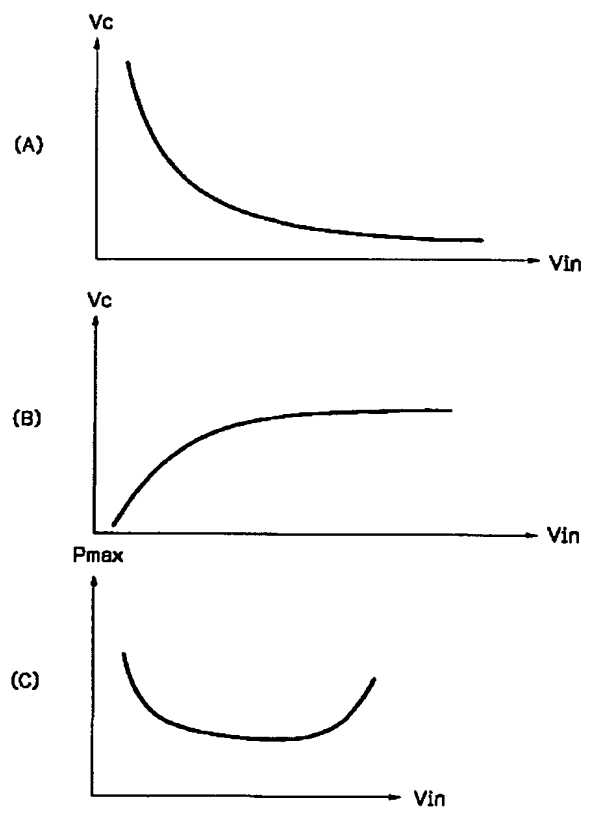
【図 5】



【図 6】



【図 8】



【図 9】

